

การประยุกต์ใช้ CPLD เพื่อการฟื้นฟูสภาพ อุปกรณ์วิเคราะห์ความสูงพัลส์แบบหลายช่อง

นายสุภฤกษ์ ลีตระกูลพิชิตชัย¹ เดโช ทองอร่าม^{2*} กมลทิพย์ พลอยกระจำว³

ภาควิชาวิศวกรรมเทคโนโลยี คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

Email: fntdta@eng.chula.ac.th

บทคัดย่อ

งานวิจัยนี้ได้ประยุกต์ใช้ CPLD สำหรับสร้างเป็นวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (เอดีซี) แบบวิลคินสันขนาด 2048 ช่องวัด ที่ความถี่ใช้งาน 100 MHz เพื่อใช้ฟื้นฟูสภาพของอุปกรณ์วิเคราะห์ความสูงพัลส์แบบหลายช่องที่มีใช้งานอยู่เดิม ซึ่งผลของการนำ CPLD มาประยุกต์ใช้ส่งผลให้ขนาด ความซับซ้อนของวงจร และอัตราการสูญเสียกำลังไฟฟ้าของวงจรเอดีซีลดลง ขณะเดียวกันการทำงานที่ความถี่สูงก็ดีขึ้น โดยผลการทดสอบค่าความเป็นเชิงเส้นของการแปลงสัญญาณอยู่ที่ $R^2 = 0.9995$ และมีอัตราการแปลงสัญญาณสูงสุดถึง 48.828 kcps ดังนั้นจึงทำให้ระบบเอดีซีที่พัฒนาขึ้นมีความเหมาะสมที่จะนำไปใช้ทดแทนเอดีซีของระบบเดิมได้

คำสำคัญ: ซีพีแอลดี เอ็มซีเอ อุปกรณ์วิเคราะห์แบบหลายช่อง และอุปกรณ์วิเคราะห์ความสูงพัลส์

Applying a CPLD for Refurbishment of a Multi-channel Pulse Height Analyzer

Supalerk Leetragnupichitchai Decho Thong-Aram* Kamontip Ploykrachang

Email: fntdta@eng.chula.ac.th

Abstract

This research applied a CPLD for construction of a 100MHz, 2048 channel, Wilkinson type analog to digital converter (ADC) circuits for refurbishment of an original multi-channel pulse height analyzer (PHA) ADC. Introduction of the CPLD could reduce the complexity of the circuits, equipment size and also the power consumption while the operation speed was increased. The linearity test of the ADC was found to be excellent with an $R^2 = 0.9995$ and a maximum pulse rate of 48.828 kcps could be converted in this system. Therefore the developed system was appropriate for replacing the original ADC.

Keywords: CPLD, MCA, Multi-channel analyzer, Pulse Height Analyzer

บทนำ

ปัจจุบันสถาบันวิจัยและสถานศึกษาต่าง ๆ ได้มีการนำเอาอุปกรณ์วิเคราะห์ความสูงพัลส์นิวเคลียร์ (Pulse Height Analyzer) เข้ามาใช้งานกันอย่างแพร่หลาย โดยเฉพาะอย่างยิ่งอุปกรณ์วิเคราะห์ความสูงแบบหลายช่อง (Multichannel Analyzer) ได้ถูกนำมาใช้กับงานด้านการวิจัยและการเรียนการสอนที่มีการประยุกต์ใช้เทคนิคนิวเคลียร์ ซึ่งอุปกรณ์วิเคราะห์ความสูงแบบหลายช่องที่มีใช้งานอยู่ในปัจจุบันได้สั่งนำเข้าจากต่างประเทศมีราคาแพงและบางเครื่องได้ผ่านการใช้งานมาแล้วเป็นเวลานาน เมื่อเกิดการชำรุดเสียหายจึงทำให้ยากต่อการซ่อมบำรุง เนื่องจากเป็นเทคโนโลยีที่เก่าที่มีความซับซ้อนของวงจรมากและอุปกรณ์อิเล็กทรอนิกส์บางตัวก็เลิกผลิตไปแล้วหรือถ้าส่งซ่อมกับบริษัทผู้ผลิตก็มีราคาซ่อมที่แพงซึ่งอาจทำให้ไม่คุ้มค่ากับการซ่อมบำรุง

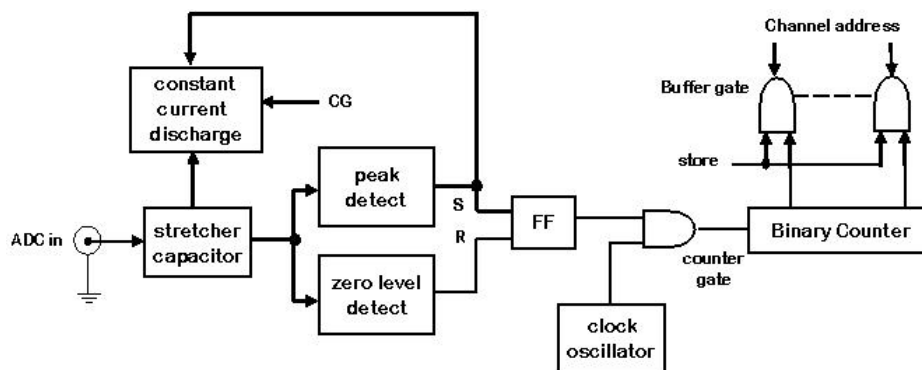
ดังนั้นคณะผู้วิจัยซึ่งได้ตระหนักถึงความสำคัญในเรื่องการซ่อมบำรุงเครื่องมือจึงได้มีแนวคิดที่จะทำการฟื้นฟูสภาพ (Refurbish) อุปกรณ์วิเคราะห์ความสูงแบบหลายช่องที่ผ่านการใช้งานมานานและเกิดการชำรุดเสียหาย เพื่อให้สามารถนำกลับมาใช้ใหม่ได้อีก โดยเฉพาะอย่างยิ่งในส่วน of ระบบแปลงสัญญาณพัลส์อนาล็อกเป็นสัญญาณดิจิทัลชนิดวินคินสัน ด้วยการประยุกต์ใช้ไอซีดิจิทัลชนิดโปรแกรมได้ (Complex Programmable Logic Device : CPLD) มาออกแบบเพื่อใช้ทดแทนในระบบแปลงสัญญาณพัลส์อนาล็อกเป็นสัญญาณดิจิทัลชนิดวินคินสันที่มีอยู่เดิม ซึ่งจะทำให้ได้วงจรที่มีขนาดเล็กลง มีการสิ้นเปลืองการใช้กำลังต่ำ มีความซับซ้อนทางวงจรลดลงและสามารถตรวจสอบการทำงานของระบบได้ง่ายขึ้น เนื่องจากสามารถจำลองการทำงานของวงจรได้บนคอมพิวเตอร์ นอกจากนี้การซ่อมบำรุงในอนาคตก็สามารถทำได้ง่ายขึ้นด้วย

วิธีการ

1. หลักการทำงานของระบบวิเคราะห์ความสูงของพัลส์แบบหลายช่องด้วยเทคนิควินคินสัน

อุปกรณ์วิเคราะห์แบบหลายช่องด้วยเทคนิควินคินสันมีการทำงานที่ค่อนข้างซับซ้อน ซึ่งในขั้นตอนการทำงานเริ่มจากการตรวจจับค่าพีคของสัญญาณพัลส์นิวเคลียร์ที่ถูกป้อนเข้ามาทางด้านขาเข้า (Input) พร้อมคงค่าชั่วขณะด้วยวงจรฟีดแบ็คเทคเตอร์ (Peak Detector) และสเตรทเชอร์ (Stretcher) เพื่อให้ได้ค่าขนาดของสัญญาณคงที่ขณะทำการแปลงความสูงของพัลส์เป็นข้อมูลดิจิทัลที่สอดคล้องกับความสูงของพัลส์ด้านขาเข้าโดยข้อมูลนี้จะถูกใช้เป็นข้อมูลในการกำหนดตำแหน่งแอดเดรสของหน่วยความจำ ซึ่งในแต่ละครั้งที่มีการแปลงข้อมูลความสูงของพัลส์ใด ๆ เป็นตำแหน่งของแอดเดรสในหน่วยความจำก็จะมีการเพิ่มค่าของข้อมูลในแอดเดรส

นั้น ๆ ด้วย โดยทั่วไปการแปลงความสูงของพัลส์แบบหลายช่องด้วยเทคนิควิลคินสันมีความเป็นเชิงเส้นในการแปลงข้อมูลสูง ซึ่งในระยะแรกทำงานที่ฐานความถี่ 10 MHz ปัจจุบันสามารถทำงานด้วยความถี่ฐานเวลาสูงถึง 450 MHz หลักการเบื้องต้นของระบบการแปลงความสูงของพัลส์แบบหลายช่องด้วยเทคนิควิลคินสันแสดงดังรูปที่ 1



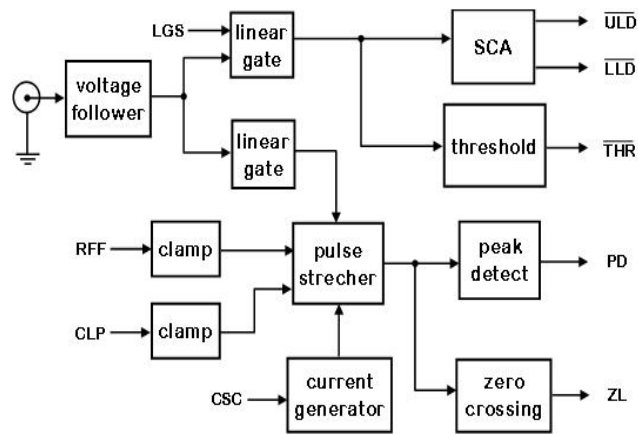
รูปที่ 1 แผนภาพการทำงานของระบบการแปลงความสูงของพัลส์ด้วยเทคนิควิลคินสัน

2. การพัฒนางจรแปลงสัญญาณอนาลอกเป็นดิจิทัลด้วยเทคนิควิลคินสัน

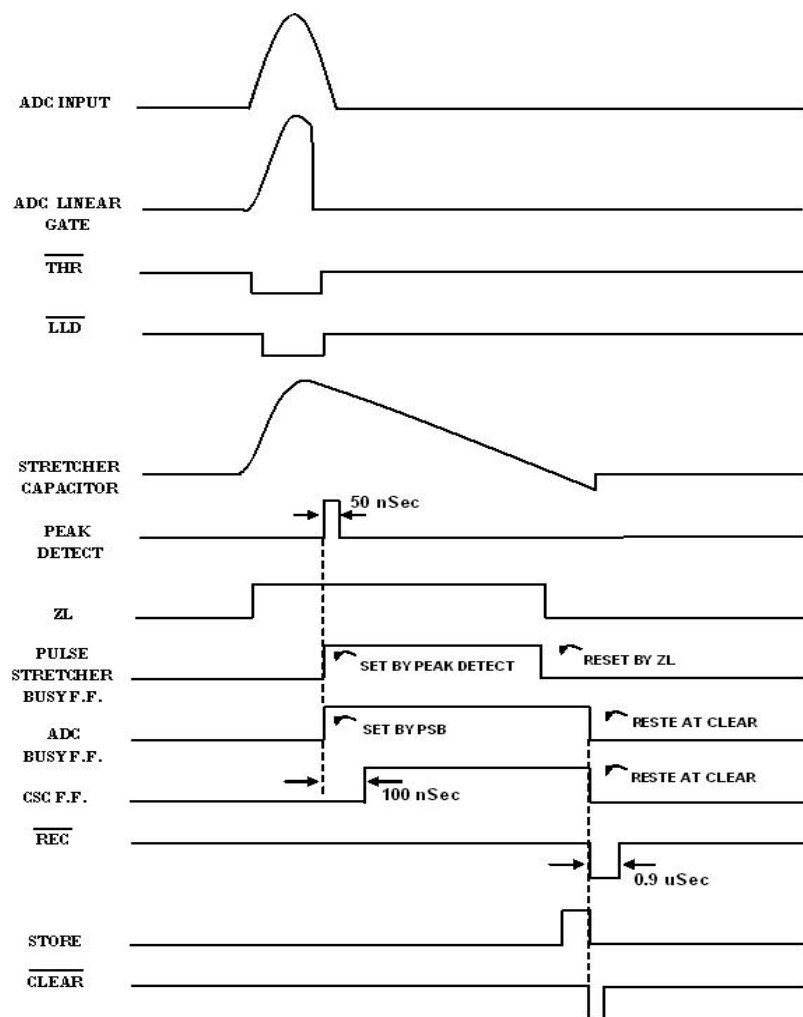
วงจรแปลงความสูงสัญญาณพัลส์อนาลอกเป็นสัญญาณดิจิทัลที่พัฒนาขึ้นเป็นแบบวิลคินสันซึ่งใช้ฐานความถี่ 100 MHz มีความละเอียดในการแปลงความสูงพัลส์ขนาด 11 บิต โดยได้แยกการพัฒนาระบบแปลงสัญญาณนี้ออกเป็น 2 ส่วน คือ ส่วนของการจัดการสัญญาณอนาลอกและส่วนของการจัดการสัญญาณดิจิทัล

2.1 ส่วนของการจัดการสัญญาณอนาลอก

การออกแบบสร้างวงจรในส่วนนี้ได้ใช้แนวทางและหลักการที่ได้ศึกษามาจากเครื่องวิเคราะห์ความสูงของสัญญาณพัลส์แบบหลายช่องของบริษัท Tracor Northern รุ่น TN 1705/1706 ซึ่งในการออกแบบได้เน้นการใช้อุปกรณ์อิเล็กทรอนิกส์ที่มีจำหน่ายในประเทศเป็นหลัก โดยได้เลือกใช้อุปกรณ์ที่มีสมรรถนะการทำงานสูง การรบกวนสัญญาณต่ำแต่ทำงานได้ดีที่ความถี่สูงและขณะเดียวกันก็ต้องมีอัตราการใช้พลังงานต่ำด้วย เมื่อได้คัดเลือกอุปกรณ์อิเล็กทรอนิกส์ตามสเปคที่ต้องการแล้วจึงนำมาออกแบบเป็นวงจรที่มีการทำงานที่เลียนแบบฟังก์ชันการทำงานของวงจรของบริษัท Tracor Northern แต่ละส่วนดังแสดงในแผนภาพรูปที่ 2 สำหรับแผนภาพของสัญญาณต่าง ๆ ที่ใช้กำหนดการทำงานในส่วนของการจัดการสัญญาณอนาลอกตลอดจนสัญญาณควบคุมการทำงานในระบบดิจิทัลที่นำมาใช้ในการออกแบบแสดงได้ดังรูปที่ 3



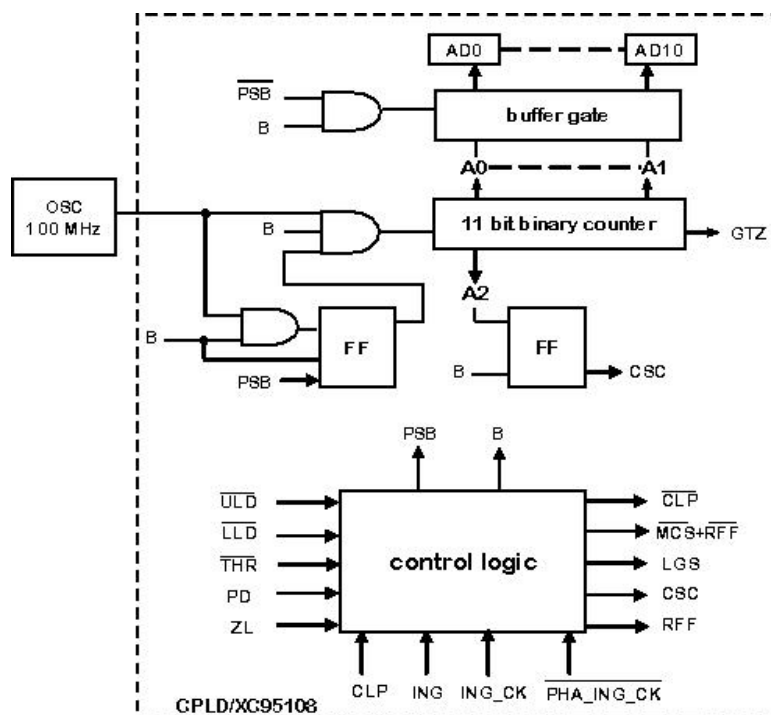
รูปที่ 2 แผนภาพวงจรแปลงสัญญาณพัลส์ในส่วนของสัญญาณอนาล็อก



รูปที่ 3 แผนภาพสัญญาณและเวลาต่าง ๆ ที่ใช้เป็นข้อมูลในการออกแบบวงจร

2.1 ส่วนของการจัดการสัญญาณดิจิทัล

วงจรแปลงสัญญาณพัลส์ในส่วนของการจัดการสัญญาณทางดิจิทัลถูกพัฒนาขึ้นโดยการนำชิป CPLD (Complex Programmable Logic Device) ซึ่งเป็นไอซีดิจิทัลสมัยใหม่ที่มีความเร็วสูงและการสิ้นเปลืองพลังงานต่ำเพียงชิปเดียวมาประยุกต์ใช้แทนวงจรทั้งหมดของบริษัท Tracor Northern ซึ่งเดิมใช้ไอซีลอจิกตระกูล TTL และ CMOS โดยชิป CPLD นี้เป็นอุปกรณ์ที่ได้ถูกออกแบบให้โครงสร้างของวงจรภายในประกอบด้วยวงจรลอจิกพื้นฐานต่างๆ เช่น AND array OR array และ macrocells จึงทำให้สามารถนำมาออกแบบสร้างเป็นวงจรดิจิทัลได้ทั้งแบบวงจรคอมบิเนชัน (Combination) และ ซีควเอนเชียล(Sequential) จึงทำให้ง่ายต่อการนำไปออกแบบเป็นวงจรดิจิทัลในรูปแบบต่างๆ นอกจากนั้นยังสามารถจำลองการทำงานของวงจรที่ออกแบบไว้ได้โดยง่ายจากโปรแกรมที่ใช้พัฒนาชิป CPLD ของผู้ผลิตบริษัทหลังจากนั้นก็ยังสามารถโปรแกรมโครงสร้างวงจรทั้งหมดตามที่ได้ออกแบบไว้เข้าไปเก็บภายในชิปของไอซี CPLD ได้ โดยข้อมูลจะไม่มี การสูญหายแม้จะไม่จ่ายไฟเลี้ยงให้ก็ตาม สำหรับรูปแบบและฟังก์ชันการทำงานของส่วนการจัดการสัญญาณดิจิทัลที่ได้พัฒนาและโปรแกรมลงชิปไอซี CPLD ที่มีจำหน่ายในประเทศแสดงดังรูปที่ 4



รูปที่ 4 แผนภาพวงจรจัดการสัญญาณในส่วนดิจิทัล

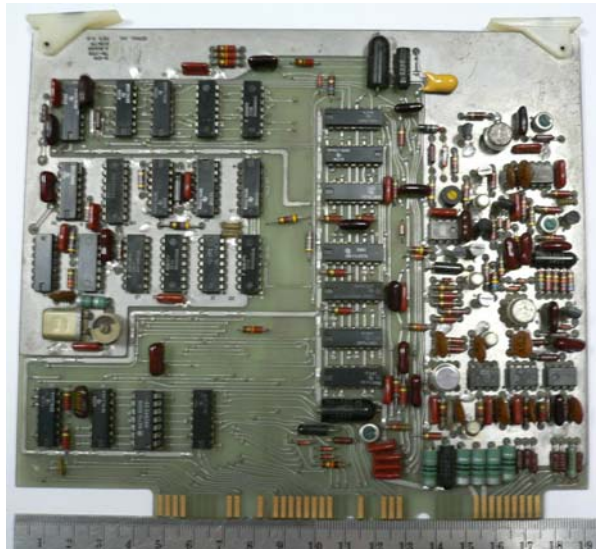
ผลการทดลองและวิจารณ์

1. ขนาดเปรียบเทียบของบอร์ดที่ได้ทำการพัฒนาขึ้นกับบอร์ดของบริษัท Tracor Northern

ขนาดของบอร์ดที่เป็นส่วนของการจัดการสัญญาณอนาลอกที่ได้ทำการพัฒนาขึ้นแสดงดังรูปที่ 5ก. โดยที่ขนาดของบอร์ดที่เป็นส่วนของการจัดการสัญญาณดิจิทัลแสดงดังรูปที่ 6ก. ขณะที่บอร์ดจริงของบริษัท Tracor Northern แสดงดังรูปที่ 5ข. และ 6ข. ตามลำดับ



รูปที่ 5ก. พัฒนาขึ้นเอง



รูปที่ 5ข. ของบริษัท Tracor Northern

รูปที่ 5 ขนาดเปรียบเทียบของบอร์ดที่เป็นส่วนของการจัดการสัญญาณอนาลอก



รูปที่ 6ก. พัฒนาขึ้นเอง

รูปที่ 6ข. ของบริษัท Tracor Northern

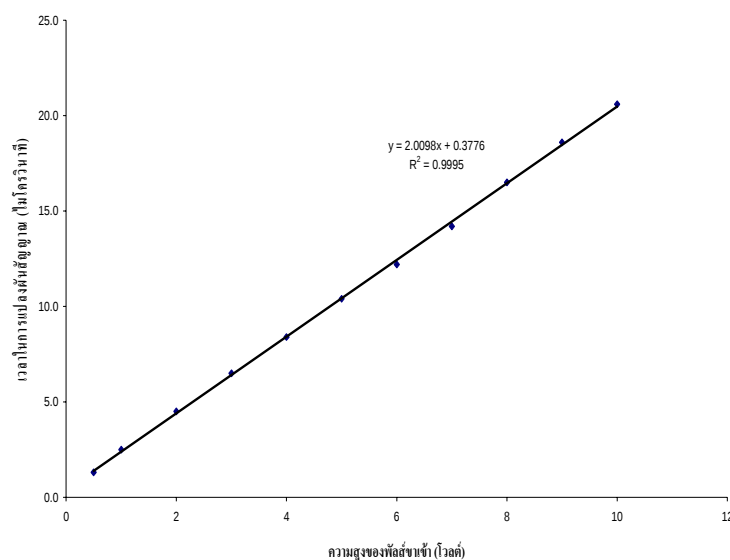
รูปที่ 6 ขนาดเปรียบเทียบของบอร์ดที่เป็นส่วนของการจัดการสัญญาณดิจิทัล

2. การทดสอบในส่วนของอนาล็อก

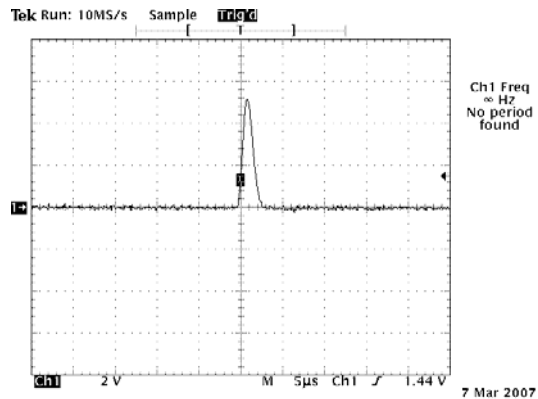
การทดสอบในส่วนของอนาล็อกได้ทำการทดสอบความเป็นเชิงเส้นระหว่างขนาดความสูงของพัลส์ขาเข้าขนาดต่าง ๆ กับค่าเวลารันดาวน์ (Run Down Time) ปรากฏผลการทดสอบดังแสดงในตารางที่ 1 และรูปที่ 7 โดยรูปแบบตัวอย่างของสัญญาณที่ใช้ในการทดสอบแสดงดังรูปที่ 8 จากรูปที่ 8ก. เป็นสัญญาณพัลส์ขาเข้าที่มีขนาดความสูงพัลส์ 5 V และรูปที่ 8ข. คือรูปแบบของสัญญาณรันดาวน์ขนาด 10.4 ไมโครวินาที ที่มีความสอดคล้องกับขนาดความสูงพัลส์ด้านขาเข้า

ตารางที่ 1 ขนาดความสูงของพัลส์ขาเข้าขนาดต่าง ๆ กับค่าเวลารันดาวน์

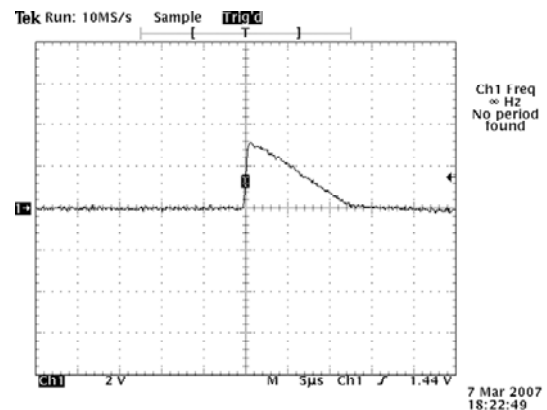
Volts	Clocks	Times (μs)	Measure (μs)
0.5	102.4 CLK	1.024	1.3
1	204.8 CLK	2.048	2.5
2	409.6 CLK	4.096	4.5
3	614.4 CLK	6.144	6.5
4	819.2 CLK	8.192	8.4
5	1024 CLK	10.240	10.4
6	1228.8 CLK	12.288	12.2
7	1433.6 CLK	14.336	14.2
8	1638.4 CLK	16.384	16.5
9	1843.2 CLK	18.432	18.6
10	2048 CLK	20.480	20.6



รูปที่ 7 กราฟแสดงความเป็นเชิงเส้นของวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล



รูปที่ 8ก. สัญญาณพัลส์ขาเข้า

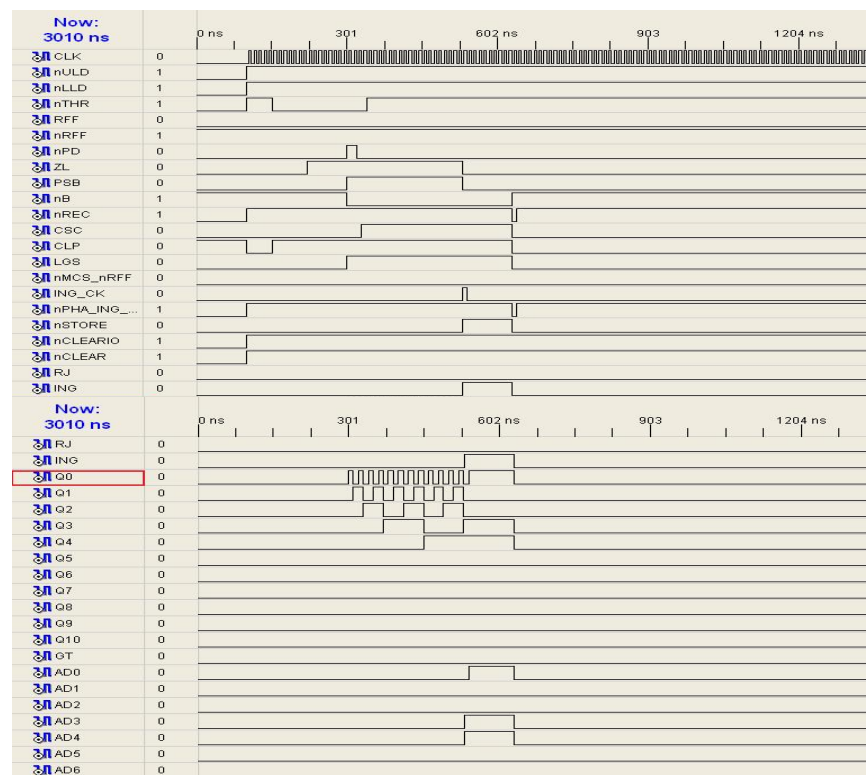


รูปที่ 8ข. สัญญาณรบกวน

รูปที่ 8 ตัวอย่างของสัญญาณที่ใช้ในการทดสอบความเป็นเชิงเส้น

3. การทดสอบในส่วนของดิจิทัล

ในส่วนของดิจิทัลได้ทำการทดสอบการแปลงขนาดความสูงสัญญาณพัลส์ด้านขาเข้าให้เป็นค่าตำแหน่งแอดเดรสขนาด 11 บิต ด้วยวิธีการการจำลองการทำงานด้วยโปรแกรมจำลองการทำงานบนคอมพิวเตอร์ โดยอาศัยข้อมูลที่ได้จากผลการทดสอบในส่วนของอนาลอกมาสร้างเป็นรูปแบบการจำลองการทำงาน



รูปที่ 9 ผลการจำลองการแปลงค่าตำแหน่งแอดเดรสด้วยไอซี CPLD

สรุป

วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลด้วยเทคนิควิลคินสันที่พัฒนาขึ้นจากการประยุกต์ใช้ชิปไอซี CPLD เพื่อการฟื้นฟูสภาพของเครื่องวิเคราะห์ความสูงของสัญญาณพัลส์แบบหลายช่องของบริษัท Tracor Northern รุ่น TN 1705/1706 นั้นมีศักยภาพและฟังก์ชันการทำงานที่เพียงพอสำหรับใช้ทดแทนวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเดิมของบริษัท Tracor Northern รุ่น TN 1705/1706 ได้ขณะเดียวกันก็ทำให้มีสมรรถนะการทำงานสูงขึ้น กล่าวคือสามารถทำงานได้ที่ความถี่ 100MHz และมีช่วงเวลาของการแปลงผันสัญญาณอนาล็อกเป็นดิจิทัลจำนวน 2048 ช่องไม่เกิน 20.6 ไมโครวินาที โดยมีค่าความแม่นยำเชิงเส้นของการแปลงผันสัญญาณอยู่ที่ $R^2 = 0.9995$ และมีอัตราการแปลงผันสูงสุดถึง 48.828 kcps

กิตติกรรมประกาศ

ขอขอบพระคุณ อาจารย์เคโซ ทองอร่าม ผู้ช่วยศาสตราจารย์สุวิทย์ ปุณณชัยยะ ที่ได้ประสิทธิประสาทวิชาและองค์ความรู้ต่างๆ ให้คำปรึกษาชี้แนะ อีกทั้งให้โอกาสในการศึกษาและทำงานวิจัยนี้ให้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณศูนย์เชี่ยวชาญนิวเคลียร์เทคโนโลยีสำหรับวิเคราะห์และทดสอบวัสดุที่ได้อำนวยความสะดวกด้านเครื่องมือและอุปกรณ์ต่างๆ สำหรับงานวิจัยนี้

เอกสารอ้างอิง

1. วิรุฬห์ มังคละวิรัช และ สุวิทย์ ปุณณชัยยะ 2536 อุปกรณ์วิเคราะห์แบบหลายช่อง. โครงการสิ่งประดิษฐ์ จุฬาลงกรณ์มหาวิทยาลัย
2. สุวิทย์ ปุณณชัยยะ 2538 Nuclear Radiation Detection and Instrumentation. เอกสารการสอนวิชา 2111606นิวเคลียร์เทคโนโลยี คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย,
3. Tracor Northern, Inc, 1987. Technical Manual. TN-1750 and TN-1760 Pulse Height Analyzers.
4. Knoll, Glenn F. Radiation, 1983. Detection and Measurement. New York: McGraw-Hill Book Company
5. Gillmore G. And Hemingway J., 1995. Practical Gamma-Ray Spectrometry. New York: John Wiley & Son.